

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2000 年 12 月 14 日 (14.12.2000)

PCT

(10) 国際公開番号
WO 00/76004 A1(51) 国際特許分類: H01L 33/00, 31/072,
31/109, 29/68, H01S 5/343(74) 代理人: 青山 森, 外(AOYAMA, Tamotsu et al.); 〒
540-0001 大阪府大阪市中央区城見1丁目3番7号 IMP
ビル 青山特許事務所 Osaka (JP).

(21) 国際出願番号: PCT/JP00/03677

(22) 国際出願日: 2000 年 6 月 7 日 (07.06.2000)

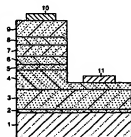
(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願平11/159482 1999 年 6 月 7 日 (07.06.1999) JP(71) 出願人 (米国を除く全ての指定国について): 日亜化学
工業株式会社 (NICHIA CORPORATION) (JP/JP); 〒
774-8601 徳島県阿南市上中町岡491番地100 Tokushima
(JP).(81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB,
BG, BR, BY, CA, CH, CN, CR, CU, CZ, DE, DK, DM, DZ,
EE, ES, FI, GB, GD, GE, GR, GM, HR, HU, ID, IL, IN, IS,
KE, KG, KR, KZ, LC, LR, LK, LS, LT, LU, LV, MA, MD,
MG, MK, MN, MW, MX, MZ, NO, NZ, PL, PT, RO, RU,
SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, US,
UZ, VN, YU, ZA, ZW.(84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW,
MZ, SD, SL, SZ, TZ, UG, ZW), ユーロパ特許 (AM,
AZ, BY, KG, KZ, MD, RU, TJ, TM), ユーロッパ特許
(AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT,
LU, MC, NL, PT, SE), OAPI 特許 (BF, BJ, CF, CG, CI,
CM, GA, GN, GW, ML, MR, NE, SN, TD, TG).添付公開書類:
— 国際調査報告書2 文字コード及び他の略語については、定期発行される
各 PCT ガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 谷沢 公二
(TANIZAWA, Koji) (JP/JP); 〒774-8601 徳島県阿南
市上中町岡491番地100 日亜化学工業株式会社内
Tokushima (JP).

(54) Title: NITRIDE SEMICONDUCTOR DEVICE

(54) 発明の名称: 窒化物半導体素子

(57) Abstract: A long-wavelength light-emitting device in which an active multilayer constituted of a quantum-well layer and a barrier layer is provided between an n-type nitride semiconductor layer and a p-type nitride semiconductor layer, the quantum-well layer is made of $\text{In}_{0.5}\text{Ga}_{0.5}\text{N}$ (where $0 < x < 1$), and the emission peak wavelength lies in a range of 450-540 nm is characterized in that the number of layers of the active multilayer ranges from 9 to 13, and three or less of the first layer from the n-type nitride semiconductor layer and in contact with it to the third layer contain n-type impurity selected from the group consisting of Si, Ge, and Sn at a concentration of 5×10^{18} - $2 \times 10^{19}/\text{cm}^3$, thereby decreasing the drive voltage of the light-emitting device having a quantum-well structure, and improving the luminous output.



(57) 要約:

n型窒化物半導体層とp型窒化物半導体層との間に、量子井戸層と障壁層とを積層してなる活性層を有し、上記活性層の量子井戸層が $\text{In}_x\text{Ga}_{1-x}\text{N}$ (但し、 $0 < x < 1$)からなり、その発光ピーク波長が450～540nmにある長波長発光素子において、量子井戸構造の発光素子の駆動電圧の低減または発光出力の向上を図るために、

上記活性層の積層総数が9層以上13層以下であって、n型窒化物半導体層と接する側から数えて3層以下の層にSi、Ge、Snからなる群から選ばれるn型不純物が $5 \times 10^{16} \sim 2 \times 10^{18} / \text{cm}^3$ 含まれることを特徴とする。

明 細 書

窒化物半導体素子

5 技術分野

本発明は、発光ダイオード（LED）、レーザダイオード（LD）等の発光素子、太陽電池、光センサー等の受光素子、あるいはトランジスタ、パワーデバイス等の電子デバイスに使用される窒化物半導体素子、特に発光ピーク波長が450～540nmの領域にある量子井戸構造の発光素子の駆動電圧の低減或いは発光出力の向上を達成する改良に関する。

背景技術

窒化物半導体は高輝度純緑色発光LED、青色LEDとして、既にフルカラーLEDディスプレイ、交通信号灯、イメージスキャナ光源等の各種光源に利用されている。これらのLED素子は基本的に、サファイア基板上にGa_{0.5}N_{0.5}よりなるバッファ層と、SiドープGa_{0.5}Nよりなるn型コンタクト層と、単一量子井戸構造（SQW：Single-Quantum-Well）のInGa_{0.5}N、あるいは多重量子井戸構造（MQW：Multi-Quantum-Well）の活性層と、MgドープAlGa_{0.5}Nよりなるp型クラッド層と、MgドープGa_{0.5}Nよりなるp型コンタクト層とが順に積層された構造を有しており、20mA、発光波長470nmの青色LEDで、活性層が単一量子井戸構造の場合、2.5mW、外部量子効率5パーセント、活性層が多重量子井戸構造の場合、5mW、外部量子効率9.1パーセント、また発光波長520nmの緑色LEDで、単一量子井戸構造の場合、2.2mW、外部量子効率4.3パーセント、多重量子井戸構造の場合、3mW、外部量子効率6.3パーセントと非常に優れた特性を示すようになった。

特に、多重量子井戸構造は、複数のミニバンドからなる構造を有し、効率よく、小さな電流でも発光が実現することから、単一量子井戸構造より発光出力が高くなる等の素子特性の向上が期待される。

この多重量子井戸構造の活性層を用いたLED素子として、例えば、特開平1

0-135514号公報には、発光効率および発光出力を良好とするため、アンドープのGa_{0.9}N_{0.1}からなる障壁層とアンドープのInGa_{0.9}N_{0.1}からなる量子井戸層とを積層してなる多重量子井戸構造の発光層を、発光層の障壁層よりも広いバンドギャップを持つクラッド層で挟んで形成される窒化物半導体発光素子が開示されている。

発明の開示

特に、青緑系の発光素子では発光出力の向上のため、多重量子井戸構造の層数を増加させると、その順方向電圧 V_f が高くなり、発光効率が低下するという問題がある。

そこで本発明の目的は、量子井戸構造の活性層を用い、層数が多くなっても順方向電圧を上昇させない窒化物半導体素子、特に発光効率を向上させる発光出力の高い窒化物半導体素子を提供することである。

本発明者らは量子井戸構造の窒化物半導体素子、特に多重量子井戸構造の窒化物半導体発光素子の発光現象を鋭意検討の結果、活性層中の電子と正孔の再結合はp型半導体層側に近い量子井戸層において行われ、n型半導体層側に近い量子井戸層では電子と正孔とが再結合する確率が少なく、発光層として十分に機能していないと考えられるため、発光層として機能しにくい量子井戸層側にはn型不純物をドーピングしてキャリア濃度を向上させると、順方向電圧を低下させ、発光効率を向上させることができることを見出した。

本発明はかかる知見に基づいてなされたもので、n型窒化物半導体層とp型窒化物半導体層との間に、量子井戸層と障壁層とを積層してなり、n型不純物を含む活性層を有する窒化物半導体素子において、

上記活性層の積層中少なくとも上記n型窒化物半導体層に接する側の障壁層及び／又は量子井戸層がn型不純物を含む層であることを特徴とする窒化物半導体素子にある。

本発明では、このn型不純物により、活性層はn層からのドナーの供給が補われ、発光出力の高い窒化物半導体素子が得られる。我々の知見では、後記(1)式をみたす層までn型不純物をドーピングすることで発光出力の高い窒化物半導体素子

子を得ることができる。このn型不純物が含まれる層が(1)式の範囲を超えると、その層やその上に積層する層の結晶性が悪くなり、発光出力も悪くなる。

したがって、本発明においては、上記活性層が多重量子井戸構造であって、上記活性層の積層総数をi層とした場合、積層中の下記式を満たすn型窒化物半導体層と接する側から数えてj層までのいずれかにn型不純物が含まれている窒化物半導体素子を提供するものでもある。

$$j = i / 6 + 2 \quad (\text{但し } i \geq 4, \quad j \text{ は小数点以下を切り下げた整数}) \quad (1)$$

なお、本発明においてn型不純物を含む層とは、基本的にはn型不純物が意図的にドーピングされた層を意味し、n型不純物濃度は $5 \times 10^{16} \sim 2 \times 10^{18} / \text{cm}^3$ であるのが好ましい。隣りあった層や別の層に含まれるn型不純物が拡散することによってn型不純物が含まれる場合や、原料または装置からのコンタミネーションにより不純物が混入した層は意図的にドーピングしたものではないが、上記濃度領域にあるn型不純物を含む場合はn型不純物を含む層に含まれる。

上記活性層の積層中上記p型窒化物半導体層に接する側の障壁層及び／又は量子井戸層は通常の活性層としての機能を発揮させるために、n型不純物を含まない層であるのが好ましい。上記意図的にドーピングした濃度領域との関係ではn型不純物濃度を含まないとは $5 \times 10^{16} / \text{cm}^3$ 未満の濃度領域をいう。

本発明に係る窒化物半導体素子の活性層が量子井戸層の両側を障壁層で挟んで構成される単一量子井戸構造である場合は、上記n型窒化物半導体層に接する側の障壁層がn型不純物を含み、上記p型窒化物半導体層に接する側の障壁層がn型不純物を含まないのがよい。

他方、本発明に係る窒化物半導体素子の活性層が量子井戸層と障壁層を交互に積層してなる多重量子井戸構造である場合は、上記n型窒化物半導体層に接する側の障壁層及び／又は量子井戸層がn型不純物を含み、上記p型窒化物半導体層に接する側の障壁層及び／又は量子井戸層がn型不純物を含まないのがよい。

特に、上記活性層の積層総数が9層以上15層以下である場合は、n型不純物が含まれるn型窒化物半導体層と接する側から数えて4層以下、特に3層以下であるのが好ましい。

また、発光又は受光ピーク波長が450～540nm、好ましくは490～51

0 nmにある窒化物半導体素子では上記活性層中の量子井戸層が $\text{In}_x\text{Ga}_{1-x}\text{N}$ (但し、 $0 < x < 1$) で構成され、 In モル比が比較的大きくなり、量子井戸層の結晶性が低下し、各層の発光効率が低下する。層数を増加させても本発明により下層のキャリア濃度を増加させて順方向電圧が増加せず全体としての発光効率を向上させることができる。

本発明において、上記 n 型不純物は Si 、 Ge 、 Sn の中の少なくとも 1 種であるが、 Si であるのが最も好ましい。

本発明において上記活性層に含まれる n 型不純物の濃度は n 型窒化物半導体層中の意図的にドーピングされた n 型不純物濃度以下であるのが好ましく、上記活性層に含まれる n 型不純物の濃度は同一であっても n 型窒化物半導体層に接する側から遠くなるに従って減少するようにしてもよい。

通常、上記活性層中に含まれる n 型不純物濃度は $5 \times 10^{16} \sim 2 \times 10^{18} / \text{cm}^3$ に調整されるが、上記活性層の障壁層中に含まれる n 型不純物の濃度及び量子井戸層中に含まれる n 型不純物濃度の一方または双方を調整するようにしてもよい。双方に n 型不純物が含まれる場合は、上記活性層の量子井戸層に含まれる n 型不純物濃度を障壁層中に含まれる n 型不純物の濃度より少なくしてもよい。したがって、上記活性層の障壁層中に含まれる n 型不純物の濃度が $5 \times 10^{16} \sim 2 \times 10^{18} / \text{cm}^3$ である一方、量子井戸層中に含まれる n 型不純物の濃度が $5 \times 10^{16} / \text{cm}^3$ 未満で、上記活性層の障壁層中に含まれる n 型不純物の濃度より少なくする場合がある。

本発明において、上記活性層中の上記 n 型窒化物半導体層に接する側の n 型不純物を含む障壁層又は量子井戸層が上記 p 型窒化物半導体層に接する側の n 型不純物を含まない障壁層又は量子井戸層より膜厚が大きいと、高出力用窒化物半導体素子に適する構成となる。他方、上記活性層中の上記 n 型窒化物半導体層に接する側の n 型不純物を含む障壁層又は量子井戸層が上記 p 型窒化物半導体層に接する側の n 型不純物を含まない障壁層又は量子井戸層より膜厚が小さいと、より低駆動電圧で作動させるに好ましい窒化物半導体素子となる。

本発明は、特に青緑系の多重量子井戸構造の発光素子に適用すると著しい効果が得られるが、多重量子井戸構造を備える発光素子に適用されても順方向電圧を

低減することができる。したがって、本発明はn型窒化物半導体層とp型窒化物半導体層との間に、量子井戸層と障壁層とを積層してなる活性層を有し、

上記活性層の量子井戸層が $\text{In}_x\text{Ga}_{1-x}\text{N}$ (但し、 $0 < x < 1$)からなり、その発光ピーク波長が470～530nmにある発光素子であって、上記活性層の積層総数が9層以上13層以下であって、n型窒化物半導体層と接する側から数えて3層以下の層にSi、Ge、Snからなる群から選ばれるn型不純物が $5 \times 10^{16} \sim 2 \times 10^{18} / \text{cm}^3$ 含まれる発光素子を提供するものでもある。

本発明の好ましい実施形態でも、上記活性層中の上記n型窒化物半導体層に接する側のn型不純物が含む障壁層又は量子井戸層が上記p型窒化物半導体層に接する側のn型不純物を含まない障壁層又は量子井戸層より膜厚を大きくすると、高出力用発光素子となり、上記活性層中の上記n型窒化物半導体層に接する側のn型不純物が含む障壁層又は量子井戸層が上記p型窒化物半導体層に接する側のn型不純物を含まない障壁層又は量子井戸層より膜厚が小さくすると、低駆動電圧で作動する発光素子となる。

本発明の好ましい実施形態では上記n型不純物としてSiが使用され、上記活性層の量子井戸層が $\text{In}_x\text{Ga}_{1-x}\text{N}$ (但し、 $0 < x < 1$)からなり、その発光ピーク波長が490～510nmの領域にある発光素子に好んで適用される。

上記活性層の障壁層が $\text{In}_y\text{Ga}_{1-y}\text{N}$ (但し、 $0 \leq y < 1$ で、 $y < x$)又は AlGa_xN からなる化合物半導体で構成されるのが好ましく、具体的には $\text{InGa}_x\text{N} / \text{Ga}_x\text{N}$ 又は $\text{InGa}_x\text{N} / \text{InGa}_x\text{N}$ 或いは $\text{InGa}_x\text{N} / \text{AlGa}_x\text{N}$ の組み合わせが提供できる。

好ましい実施形態では、上記活性層が $\text{In}_x\text{Ga}_{1-x}\text{N}$ (但し、 $0 < x < 1$) / $\text{In}_y\text{Ga}_{1-y}\text{N}$ (但し、 $0 \leq y < 1$ で、 $y < x$)又は AlGa_xN の多重量子井戸層からなり、n型多層膜上に形成されているが、上記多層膜はn型不純物をドーブしない $\text{In}_z\text{Ga}_{1-z}\text{N}$ (但し、 $0 < z < 1$) / Ga_xN 積層又は $\text{Al}_w\text{Ga}_{1-w}\text{N} / \text{Ga}_x\text{N}$ (但し、 $0 < w < 1$)積層からなるバッファ超格子層として形成されるのが上記活性層の結晶性を向上させる。多層膜と活性層にGaNが同時にしようされる場合は上記バッファ超格子のGaN層の厚みが70Å以下で、上記活性層の障壁層 $\text{In}_y\text{Ga}_{1-y}\text{N}$ (但し、 $0 \leq y < 1$ で、 $y < x$)の厚みが70Å以上とされ、GaN層の膜厚が小さい領域から大きい領域に

変化するので、バッファ超格子領域と活性層領域とを区分することができる。

他方、上記活性層はn型クラッド層上に形成されてもよく、この場合、n型クラッド層は多層膜で構成されるのが好ましく、n型不純物を含み、上記活性層の量子井戸層よりバンドギャップエネルギーが大きい $\text{In}_z\text{Ga}_{1-z}\text{N}$ (但し、 $0 < z < 1$ で、 $z < y$)層又は $\text{Al}_w\text{Ga}_{1-w}\text{N}$ (但し、 $0 < w < 1$)層とGa N 層との積層から形成することができる。このn型クラッド層が多層膜で形成されると、上記活性層の領域とは特にn型不純物濃度で識別することができる。すなわち、上記活性層及びn型クラッド層中に含まれるn型不純物がSiであると、上記活性層の積層中に含まれるSi濃度が $5 \times 10^{16} \sim 2 \times 10^{18} / \text{cm}^3$ である一方、n型クラッド層の積層中に含まれるSi濃度が $5 \times 10^{17} / \text{cm}^3$ 以上で、かつ上記活性層のSi濃度より多くなるからである。

図面の簡単な説明

図1は本発明の一実施の形態であるLED素子の構造を示す模式断面図である。
発明を実施するための最良の形態

本出願は1999年6月7日出願の平成11年特許願159482号を基礎とするものであり、本出願の内容をなしている。

以下に本発明の一実施の形態である窒化物半導体素子の構造を示す窒化物半導体素子の模式的断面図である図1を用いて、本発明を詳細に説明する。

図1は基板1上に、バッファ層2、アンドープのGa N 層3、SiドープのGa N よりなるn型コンタクト層4、n型第1の多層膜層5、n型第2の多層膜層6、InGa N /Ga N よりなる多重量子井戸構造の活性層7、p型多層膜層8、MgドープGa N よりなるp型コンタクト層9が順に積層された構造を有する窒化物半導体素子が示されている。上記n型多層膜層6及びp型多層膜層8を構成するそれぞれの窒化物半導体の組成、及び/または層数がn型とp型とで異なる。

本発明の実施形態においては、活性層は、井戸層と障壁層とを順次積層した多層膜構造の多重量子井戸構造とするが、その最小積層構造は、1つの障壁層とこの障壁層の両側に設けられた(2つの)井戸層とからなる3層構造または1つの井戸層とその両側に設けられた(2つの)障壁層とからなる3層構造とすること

ができる。多重量子井戸構造において、両側の2つの最外層は、それぞれ井戸層または障壁層により構成されるが、一方の最外層が井戸層で他方の最外層が障壁層となるように構成されてもよい。また、多重量子井戸構造は、p層側が障壁層で終わっても井戸層で終わっても良い。

5 このような多重量子井戸構造の活性層において、井戸層及び障壁層は、両者をインジウムとガリウムとを含む窒化物半導体（好ましくはInGa_{1-x}N）で形成することができるが、井戸層をインジウムとガリウムを含む窒化物半導体（好ましくは、InGa_{1-x}N）やGa_{1-x}Nで形成し、障壁層を例えばAl_{1-x}N、Ga_{1-x}Nで形成することもできる。例えば、多重量子井戸構造よりなる活性層の井戸層は少なくとも
10 もInを含む窒化物半導体、好ましくはIn_xGa_{1-x}N（0<X<1）とする。一方、障壁層は、井戸層よりもバンドギャップエネルギーが大きい窒化物半導体を選択し、好ましくはIn_yGa_{1-y}N（0≤Y<1、X>Y）又はAl_zGa_{1-z}N（0<Z<0.5）とすることができる。

15 活性層に含まれるn型不純物にはSi、Ge、Sn、S、O、Ti、Zr等のIV族、若しくはVI族元素を用いることができ、好ましくはSi、Ge、Snを、さらに最も好ましくはSiを用いる。

20 本発明において活性層中のn型不純物濃度はn層側の方がp層側よりも大きく、さらに好ましくは、n型窒化物半導体に接する層から数えて上記（1）式をみたす層までn型不純物が含まれているものとする。「n型不純物濃度がn層側の方がp層側よりも大きい」とは例えば、活性層が井戸層と障壁層が交互に積層された合計11層からなる多重量子井戸であれば、n層側の6層にn型不純物が含まれ、p層側の5層にはn型不純物が含まれていない場合や、n層側の6層のうち井戸層のみにn型不純物が含まれている場合などを用いて、n層側の方にn型不純物が多く含まれていればこの層数や含まれる層が変わってもよい。

25 本発明において、活性層の総膜厚は、特に限定されないが、井戸層と障壁層の積層された層の合計の膜厚であり、例えば具体的には500～5000オングストロームであり、好ましくは1000～3000オングストロームである。活性層の総膜厚が上記範囲であると発光出力及び活性層の結晶成長に要する時間の点で好ましい。

活性層の多重量子井戸構造を構成する障壁層の単一膜厚は、70～500オングストロームであり、好ましくは100～300オングストロームである。障壁層の単一膜厚が上記範囲であると、光電変換効率が向上し、低V_f及び少リーク電流となり好ましい。

5 また活性層の井戸層の単一膜厚は、100オングストローム以下、好ましくは70オングストローム以下、より好ましくは50オングストローム以下である。井戸層の単一膜厚の下限は、特に限定されないが、10オングストローム以上であることが好ましい。井戸層の単一膜厚が上記範囲であると、発光出力の向上及び発光スペクトル半値幅の減少の点で好ましい。

10 活性層に含まれるn型不純物濃度はn型コンタクト層にドープするSiドープ量以下、好ましくは $5 \times 10^{16} / \text{cm}^3 \sim 1 \times 10^{19} / \text{cm}^3$ 、さらに好ましくは $5 \times 10^{16} / \text{cm}^3 \sim 5 \times 10^{18} / \text{cm}^3$ 、最も好ましくは $5 \times 10^{16} / \text{cm}^3 \sim 2 \times 10^{18} / \text{cm}^3$ の範囲に調整する。n型不純物の濃度が、上記範囲であると、光電変換効率が低下させず、I-V特性においてリーク電流の増加が見られず、
15 V_fを低下でき好ましい。

また本発明において、活性層以外のデバイス構造としては、特に限定されず、種々の層構造を用いることができる。デバイス構造の具体的な実施の形態としては、例えば後述の実施例に記載されているデバイス構造が挙げられる。また、電極等も特に限定されず種々のものを用いることができる。

20 (実施例)

以下に本発明の一実施の形態である実施例を示す。しかし、本発明はこれに限定されない。

[実施例1]

図1を元に実施例1について説明する。

25 (基板1)

サファイア(C面)よりなる基板1をMOVPEの反応容器内にセットし、水素を流しながら、基板の温度を1050℃まで上昇させ、基板のクリーニングを行う。この基板1としてはその他にR面またはA面を主面とするサファイア基板、スピネル(MgAl_2O_4)のような絶縁性基板、SiC(6H、4H、3Cを

含む)、Si、ZnO、GaAs、GaN等の半導体基板などでも良い。

(バッファ層2)

5 続いて、温度を510℃まで下げ、キャリアガスに水素、原料ガスにアンモニアとTMG（トリメチルガリウム）とを用い、基板1上にGaNよりなるバッファ層2を約200オングストロームの膜厚で成長させる。なおこの低温で成長させる第1のバッファ層2は基板の種類、成長方法等によっては省略できる。また、このバッファ層はAlの割合の小さいAlGaNを用いることもできる。

(第1のアンドープGaN層3)

10 バッファ層2成長後、TMGのみ止めて、温度を1050℃まで上昇させる。1050℃になったら、同じく原料ガスにTMG、アンモニアガスを用い、第1のアンドープGaN層3を1μmの膜厚で成長させる。

(n型コンタクト層4)

15 続いて1050℃で、同じく原料ガスにTMG、アンモニアガス、不純物ガスにシランガスを用い、Siを $3 \times 10^{19} / \text{cm}^3$ ドープしたGaNよりなるn型コンタクト層を2.165μmの膜厚で成長させる。

(n型第1多層膜層5)

20 次にシランガスのみを止め、1050℃で、TMG、アンモニアガスを用い、アンドープGaNからなる下層5aを3000オングストロームの膜厚で成長させ、続いて同温度にてシランガスを追加しSiを $4.5 \times 10^{18} / \text{cm}^3$ ドープしたGaNからなる中間層5bを300オングストロームの膜厚で成長させ、更に続いてシランガスのみを止め、同温度にてアンドープGaNからなる上層5cを50オングストロームの膜厚で成長させ、3層からなる総膜厚3350オングストロームのn型第1多層膜層5を成長させる。

(n型第2多層膜層6)

25 次に、同様の温度で、アンドープGaNよりなる第2の窒化物半導体層を40オングストローム成長させ、次に温度を800℃にして、TMG、TMI、アンモニアを用い、アンドープ $\text{In}_{0.13}\text{Ga}_{0.87}\text{N}$ よりなる第1の窒化物半導体層を20オングストローム成長させる。そしてこれらの操作を繰り返し、第2+第1の順で交互に10層づつ積層させ、最後にGaNよりなる第2の窒化物半導体

層を40オングストローム成長させた超格子構造の多層膜よりなるn型第2多層膜層6を640オングストロームの膜厚で成長させる。

(活性層7)

次にTMG、アンモニアを用いアンドープのGaNよりなる障壁層を200オングストロームの膜厚で成長させ、続いて温度を800℃にして、さらにTMG、TMI、アンモニア、シランガスをを用いSiを $5 \times 10^{17} / \text{cm}^3$ ドープしたIn_{0.3}Ga_{0.7}Nよりなる井戸層を30オングストロームの膜厚で成長させる。さらにアンドープのGaNよりなる障壁層を200オングストロームと、Siを $5 \times 10^{17} / \text{cm}^3$ ドープしたIn_{0.3}Ga_{0.7}Nよりなる井戸層を30オングストロームの膜厚で成長させる。そして障壁+井戸+障壁+井戸・・・+障壁の順で成長させ、アンドープからなる障壁層を16層、最初の3層のみSiがドープされ、残りの12層はアンドープからなる井戸層15層を交互に積層して、総数31層、総膜厚3650オングストロームの多重量子井戸構造よりなる活性層7を成長させる。

(p型多層膜層8)

次に、温度1050℃でTMG、TMA、アンモニア、Cp2Mg（シクロペンタジエニルマグネシウム）を用い、Mgを $5 \times 10^{19} / \text{cm}^3$ ドープしたp型Al_{0.2}Ga_{0.8}Nよりなる第3の窒化物半導体層を40オングストロームの膜厚で成長させ、続いて温度を800℃にして、TMG、TMI、アンモニア、Cp2Mgを用いMgを $5 \times 10^{19} / \text{cm}^3$ ドープしたIn_{0.02}Ga_{0.98}Nよりなる第4の窒化物半導体層を25オングストロームの膜厚で成長させる。そしてこれらの操作を繰り返し、第3+第4の順で交互に5層ずつ積層し、最後に第3の窒化物半導体層を40オングストロームの膜厚で成長させた超格子構造の多層膜よりなるp型多層膜層8を365オングストロームの膜厚で成長させる。

(p型コンタクト層9)

続いて1050℃で、TMG、アンモニア、Cp2Mgを用い、Mgを $1 \times 10^{20} / \text{cm}^3$ ドープしたp型GaNよりなるp型コンタクト層8を700オングストロームの膜厚で成長させる。

反応終了後、温度を室温まで下げ、さらに窒素雰囲気中、ウェーハを反応容器

内において、700℃でアニーリングを行い、p型層をさらに低抵抗化する。

アニーリング後、ウェーハを反応容器から取り出し、最上層のp型コンタクト層9の表面に所定の形状のマスクを形成し、RIE（反応性イオンエッチング）装置でp型コンタクト層側からエッチングを行い、図1に示すようにn型コンタクト層4の表面を露出させる。

エッチング後、最上層にあるp型コンタクト層のほぼ全面に膜厚200オングストロームのNiとAuを含む透光性のp電極10と、エッチングにより露出させたn型コンタクト層4の表面にはWとAlを含むn電極11を形成してLED素子とする。

このLED素子は順方向電圧20mAにおいて、470nmの青色発光を示し、Vf3.4V、発光出力6.5mWが得られる。

[実施例2]

実施例1において、活性層7を以下のようにした他は同様にしてLED素子を作製した。

(活性層7)

TMG、アンモニアを用いアンドープのGaNよりなる障壁層を200オングストロームの膜厚で成長させ、続いて温度を800℃にして、さらにTMG、TMI、アンモニア、シランガスを用いSiを $5 \times 10^{17} / \text{cm}^3$ ドープしたIn_{0.3}Ga_{0.7}Nよりなる井戸層を30オングストロームの膜厚で成長させる。さらにアンドープのGaNよりなる障壁層を200オングストロームと、Siを $5 \times 10^{17} / \text{cm}^3$ ドープしたIn_{0.3}Ga_{0.7}Nよりなる井戸層を30オングストロームの膜厚で成長させる。そして障壁+井戸+障壁+井戸・・・+障壁の順で成長させ、アンドープからなる障壁層を11層、最初の2層のみSiがドープされ、残りの8層はアンドープからなる井戸層10層を交互に積層して、総数21層、総膜厚2500オングストロームの多重量子井戸構造よりなる活性層7を成長させる。

このLED素子は順方向電圧20mAにおいて、470nmの青色発光を示し、Vf3.4V、発光出力6.4mWが得られる。

[実施例3]

実施例 1 において、活性層 7 を以下のようにした他は同様にして LED 素子を作製する。

(活性層 7)

TMG、アンモニアを用いアンドープの GaN よりなる障壁層を 200 オングストロームの膜厚で成長させ、続いて温度を 800℃ にして、さらに TMG、TMI、アンモニア、シランガスをを用い Si を $5 \times 10^{17} / \text{cm}^3$ ドープした $\text{In}_{0.3}\text{Ga}_{0.7}\text{N}$ よりなる井戸層を 30 オングストロームの膜厚で成長させる。さらにアンドープの GaN よりなる障壁層を 200 オングストロームと、アンドープの $\text{In}_{0.3}\text{Ga}_{0.7}\text{N}$ よりなる井戸層を 30 オングストロームの膜厚で成長させる。そして障壁+井戸+障壁+井戸・・・+障壁の順で成長させ、アンドープからなる障壁層を 6 層、最初の 1 層のみ Si がドープされ、残りの 4 層はアンドープからなる井戸層 5 層を交互に積層して、総数 11 層、総膜厚 1350 オングストロームの多重量子井戸構造よりなる活性層 7 を成長させる。

この LED 素子は順方向電圧 20 mA において、470 nm の青色発光を示し、Vf 3.4 V、発光出力 6.3 mW が得られる。

[実施例 4]

実施例 1 において、活性層 7 を以下のようにした他は同様にして LED 素子を作製する。

(活性層 7)

TMG、アンモニアを用いアンドープの GaN よりなる障壁層を 200 オングストロームの膜厚で成長させ、続いて温度を 800℃ にして、さらに TMG、TMI、アンモニア、シランガスをを用い Si を $5 \times 10^{17} / \text{cm}^3$ ドープした $\text{In}_{0.3}\text{Ga}_{0.7}\text{N}$ よりなる井戸層を 30 オングストロームの膜厚で成長させる。さらにアンドープの GaN よりなる障壁層を 200 オングストロームと、アンドープの $\text{In}_{0.3}\text{Ga}_{0.7}\text{N}$ よりなる井戸層を 30 オングストロームの膜厚で成長させる。そして障壁+井戸+障壁+井戸・・・+障壁の順で成長させ、アンドープからなる障壁層を 3 層、最初の 1 層のみ Si がドープされ、残りの 1 層はアンドープからなる井戸層 2 層を交互に積層して、総数 5 層、総膜厚 660 オングストロームの多重量子井戸構造よりなる活性層 7 を成長させる。

このLED素子は順方向電圧20mAにおいて、470nmの青色発光を示し、
Vf3.4V、発光出力6.2mWが得られる。

[実施例5]

5 実施例1において、活性層7を以下のようにした他は同様にしてLED素子を
作製する。

(活性層7)

TMG、アンモニア、シランガスをを用いSiを $5 \times 10^{17} / \text{cm}^3$ ドーブした
GaNよりなる障壁層を200オングストロームの膜厚で成長させ、続いて温度
を800℃にして、さらにTMG、TMI、アンモニアを用いアンドープのIn
10 $\text{In}_{0.3}\text{Ga}_{0.7}\text{N}$ よりなる井戸層を30オングストロームの膜厚で成長させる。さ
らにSiを $5 \times 10^{17} / \text{cm}^3$ ドーブしたGaNよりなる障壁層を200オング
ストロームと、アンドープのIn $\text{In}_{0.3}\text{Ga}_{0.7}\text{N}$ よりなる井戸層を30オングス
トロームの膜厚で成長させる。そして障壁+井戸+障壁+井戸・・・+障壁の
順で成長させ、最初の3層のみSiがドーブされ、残りの13層はアンドープか
15 らなる障壁層を16層、アンドープからなる井戸層15層を交互に積層して、総
数31層、総膜厚3650オングストロームの多重量子井戸構造よりなる活性層
7を成長させる。

このLED素子は順方向電圧20mAにおいて、470nmの青色発光を示し、
Vf3.6V、発光出力6.2mWが得られる。

20 [実施例6]

実施例1において、活性層7を以下のようにした他は同様にしてLED素子を
作製する。

(活性層7)

TMG、アンモニア、シランガスをを用いSiを $5 \times 10^{17} / \text{cm}^3$ ドーブした
25 GaNよりなる障壁層を200オングストロームの膜厚で成長させ、続いて温度
を800℃にして、さらにTMG、TMI、アンモニア、シランガスをを用いSi
を $5 \times 10^{17} / \text{cm}^3$ ドーブしたIn $\text{In}_{0.3}\text{Ga}_{0.7}\text{N}$ よりなる井戸層を30オン
グストロームの膜厚で成長させる。さらにSiを $5 \times 10^{17} / \text{cm}^3$ ドーブした
GaNよりなる障壁層を200オングストロームとSiを $5 \times 10^{17} / \text{cm}^3$ ド

一層した $\text{In}_{0.3}\text{Ga}_{0.7}\text{N}$ よりなる井戸層を 30 オングストロームの膜厚で成長させる。そして障壁+井戸+障壁+井戸・・・+障壁の順で成長させ、最初の 3 層のみ Si がドーピングされ、残りの 13 層はアンドーピングからなる障壁層を 16 層、最初の 3 層のみ Si がドーピングされ、残りの 12 層はアンドーピングからなる井戸層を 15 層交互に積層して、総数 31 層、総膜厚 3650 オングストロームの多重量子井戸構造よりなる活性層 7 を成長させる。

この LED 素子は順方向電圧 20 mA において、470 nm の青色発光を示し、 V_f 3.6 V、発光出力 6.4 mW が得られる。

[実施例 7]

実施例 1 において、活性層 7 を以下のようにした他は同様にして LED 素子を作製する。

(活性層 7)

TMG、アンモニア、シランガスをを用い Si を $5 \times 10^{17} / \text{cm}^3$ ドーピングした GaN よりなる障壁層を 200 オングストロームの膜厚で成長させ、続いて温度を 800 °C にして、さらに TMG、TMI、アンモニア、シランガスをを用い、Si を $5 \times 10^{17} / \text{cm}^3$ ドーピングした $\text{In}_{0.3}\text{Ga}_{0.7}\text{N}$ よりなる井戸層を 30 オングストロームの膜厚で成長させる。さらに Si を $5 \times 10^{17} / \text{cm}^3$ ドーピングした GaN よりなる障壁層を 200 オングストロームと Si を $5 \times 10^{17} / \text{cm}^3$ ドーピングした $\text{In}_{0.3}\text{Ga}_{0.7}\text{N}$ よりなる井戸層を 30 オングストロームの膜厚で成長させる。そして障壁+井戸+障壁+井戸・・・+障壁の順で成長させ、最初の 2 層のみ Si ドーピングがドーピングされ、残りの 9 層はアンドーピングからなる障壁層を 11 層、最初の 2 層のみ Si ドーピングがドーピングされ、残りの 8 層はアンドーピングからなる井戸層を 10 層交互に積層して、総数 21 層、総膜厚 3650 オングストロームの多重量子井戸構造よりなる活性層 7 を成長させる。

この LED 素子は順方向電圧 20 mA において、470 nm の青色発光を示し、 V_f 3.6 V、発光出力 6.2 mW が得られる。

[実施例 8]

実施例 1 において、活性層 7 を以下のようにした他は同様にして LED 素子を作製する。

(活性層 7)

TMG、アンモニア、シランガスをを用い Si を $5 \times 10^{17} / \text{cm}^3$ ドープした GaN よりなる障壁層を 200 オングストロームの膜厚で成長させ、続いて温度を 800°C にして、さらに TMG、 TMi 、アンモニア、シランガスをを用い、
5 Si を $5 \times 10^{17} / \text{cm}^3$ ドープした $\text{In}_{0.3}\text{Ga}_{0.7}\text{N}$ よりなる井戸層を 30 オングストロームの膜厚で成長させる。さらにアンドープの GaN よりなる障壁層を 200 オングストロームとアンドープの $\text{In}_{0.3}\text{Ga}_{0.7}\text{N}$ よりなる井戸層を 30 オングストロームの膜厚で成長させる。そして障壁+井戸+障壁+井戸・・・+障壁の順で成長させ、最初の 1 層のみ Si ドープがドープされ、残
10 りの 9 層はアンドープからなる障壁層を 11 層、最初の 1 層のみ Si ドープがドープされ、残りの 8 層はアンドープからなる井戸層を 10 層交互に積層して、総数 21 層、総膜厚 3650 オングストロームの多重量子井戸構造よりなる活性層 7 を成長させる。

この LED 素子は順方向電圧 20 mA において、470 nm の青色発光を示し、
15 Vf 3.6 V、発光出力 6.0 mW が得られる。

[実施例 9]

実施例 1 において、活性層 7 を以下のようにした他は同様にして LED 素子を作製する。

(活性層 7)

20 TMG、アンモニア、シランガスをを用い Si を $5 \times 10^{17} / \text{cm}^3$ ドープした GaN よりなる障壁層を 200 オングストロームの膜厚で成長させ、続いて温度を 800°C にして、さらに TMG、 TMi 、アンモニアを用いアンドープの $\text{In}_{0.3}\text{Ga}_{0.7}\text{N}$ よりなる井戸層を 30 オングストロームの膜厚で成長させる。さらにアンドープの GaN よりなる障壁層を 200 オングストロームを成長させ、
25 単一量子井戸構造からなる活性層 7 を成長させる。

この LED 素子は順方向電圧 20 mA において、470 nm の青色発光を示し、
 Vf 3.4 V、発光出力 5.6 mW が得られる。

[実施例 10]

実施例 1 において、n 型コンタクト層 4 までは同様にして作製する。

(第2のアンドープGa_{0.97}N層5)

次にシランガスのみを止め、1050℃で同様にして第2のアンドープGa_{0.97}N層5を1500オングストロームの膜厚で成長させる。

(n型多層膜層6)

- 5 次に、温度を800℃にして、TMG、TMI、アンモニアを用い、アンドープIn_{0.03}Ga_{0.97}Nよりなる第2の窒化物半導体層を20オングストローム成長させ、続いて温度を上昇させ、その上にアンドープGa_{0.97}Nよりなる第1の窒化物半導体層を40オングストローム成長させる。そしてこれらの操作を繰り返し、第2+第1の順で交互に10層づつ積層し、最後にGa_{0.97}Nよりなる第2の窒化物半導体層を40オングストローム成長した超格子構造の多層膜よりなるn型多層膜層6を640オングストロームの膜厚で成長させる。
- 10

活性層7以下は実施例1と同様にしてLED素子を作製した。このようにn型コンタクト層と活性層との間に、上記n側第1多層膜層5とn側第2多層膜層6を設けることで、さらに良好な静電耐圧を得ることができる。

- 15 このLED素子は順方向電圧20mAにおいて、470nmの青色発光を示し、V_f3.6V、発光出力6.5mWが得られる。

[実施例11]

実施例1において、第2のアンドープGa_{0.97}N層5、n型多層膜層6を省略した他は同様にしてLED素子を作製する。

- 20 このLED素子は順方向電圧20mAにおいて、470nmの青色発光を示し、V_f3.8V、発光出力6.2mWが得られる。

[実施例12]

実施例1においてp型多層膜層8と、p型コンタクト層9との間に次の層を形成する。

- 25 (p型アンドープAlGa_{0.95}N層)

p型多層膜形成後、アンドープのAl_{0.05}Ga_{0.95}N層を2000オングストロームの膜厚で形成する。この層はp型多層膜層8からのMgの拡散により、p型不純物を含むようになりp型を示す。

このLED素子は実施例1と同様の、順方向電圧20mAにおいて、470nm

mの青色発光を示し、V f 3.4 V、発光出力6.5 mWが得られる。

[実施例13]

実施例3において、活性層7を以下のようにした他は同様にしてLED素子を作製する。

5 (活性層7)

TMG、アンモニアを用いアンドープのGa Nよりなる障壁層を200オングストロームの膜厚で成長させ、続いて温度を800℃にして、さらにTMG、TMI、アンモニア、シランガスを用いSiを $5 \times 10^{17} / \text{cm}^3$ ドープしたIn_{0.35}Ga_{0.65}Nよりなる井戸層を30オングストロームの膜厚で成長させる。

10 さらにアンドープのGa Nよりなる障壁層を200オングストロームと、アンドープのIn_{0.35}Ga_{0.65}Nよりなる井戸層を30オングストロームの膜厚で成長させる。そして障壁+井戸+障壁+井戸・・・+障壁の順で成長させ、アンドープからなる障壁層を6層、最初の1層のみSiがドープされ、残りの4層はアンドープからなる井戸層5層を交互に積層して、総数11層、総膜厚1350
15 オングストロームの多重量子井戸構造よりなる活性層7を成長させる。

このLED素子は順方向電圧20mAにおいて、500nmの青緑色発光を示し、V f 3.8 V、発光出力5.2 mWが得られる。

[実施例14]

20 実施例1において、活性層7を以下のようにした他は同様にしてLED素子を作製した。

(活性層7)

TMG、アンモニアを用いアンドープのGa Nよりなる障壁層を200オングストロームの膜厚で成長させ、続いて温度を800℃にして、さらにTMG、TMI、アンモニア、シランガスを用いSiを $5 \times 10^{17} / \text{cm}^3$ ドープしたIn_{0.40}Ga_{0.60}Nよりなる井戸層を30オングストロームの膜厚で成長させる。
25 さらにアンドープのGa Nよりなる障壁層を200オングストロームと、アンドープのIn_{0.40}Ga_{0.60}Nよりなる井戸層を30オングストロームの膜厚で成長させる。そして障壁+井戸+障壁+井戸・・・+障壁の順で成長させ、アンドープからなる障壁層を5層、最初の1層のみSiがドープされ、残りの3層は

アンドープからなる井戸層4層を交互に積層して、総数9層、総膜厚1120オングストロームの多重量子井戸構造よりなる活性層7を成長させる。

このLED素子は順方向電圧20mAにおいて、530nmの青緑色発光を示し、Vf3.5V、発光出力3.6mWが得られる。

5 [実施例15]

実施例1において、n型第2多層膜層6を省略したほかは同様にしてLED素子を作製したところ、実施例1と比べてやや素子特性及び発光出力が低いものの従来のLED素子と比較すると良好な発光出力を有する。

[実施例16]

10 実施例1において、バッファ層2の膜厚を150オングストローム、第1のアンドープGaN層3の膜厚を1.5 μ mとしたほかは同様にしてLED素子を作製すると、実施例1と同様の効果が得られる。

[実施例17]

15 実施例13において、バッファ層2の膜厚を150オングストローム、第1のアンドープGaN層3の膜厚を1.5 μ mとしたほかは同様にしてLED素子を作製すると、実施例13と同様の効果が得られる。

[実施例18]

実施例1において、活性層7を以下のようにしたほかは同様にしてLED素子を作製する。

20 (活性層7)

次にTMG、アンモニアを用いアンドープのGaNよりなる障壁層を200オングストロームの膜厚で成長させ、続いて温度を800℃にして、さらにTMG、TMl、アンモニア、シランガスを用いSiを $5 \times 10^{17} / \text{cm}^3$ ドープしたIn_{0.3}Ga_{0.7}Nよりなる井戸層を30オングストロームの膜厚で成長させる。

25 さらにアンドープのGaNよりなる障壁層を200オングストロームと、Siを $1 \times 10^{17} / \text{cm}^3$ ドープしたIn_{0.3}Ga_{0.7}Nよりなる井戸層を30オングストロームの膜厚で成長させる。さらにまたアンドープのGaNよりなる障壁層を200オングストロームと、Siを $5 \times 10^{16} / \text{cm}^3$ ドープしたIn_{0.3}Ga_{0.7}Nよりなる井戸層を30オングストロームの膜厚で成長させる。そして障

壁+井戸+障壁+井戸・・・+障壁の順で成長させ、アンドープからなる障壁層を16層、最初の3層のみSiがドーピングされ、残りの12層はアンドープからなる井戸層15層を交互に積層して、総数31層、総膜厚3650オングストロームの多重量子井戸構造よりなる活性層7を成長させる。

- 5 このように活性層のSiをドーピングする層をn型層から遠いほどSiドーピング量が少ない構造としたところ実施例1と同様の効果が得られる。

産業上の利用の可能性

- 10 本発明は井戸層と障壁層との多重量子井戸からなる活性層のn層側にn型不純物としてSiをドーピングし、またそのドーピングする層を限定することで、n層からのドナーの供給を補うことができ、発光出力の高い窒化物半導体素子を得ることが可能となるので、発光ダイオード(LED)、レーザダイオード(LD)等の発光素子だけでなく、太陽電池、光センサー等の受光素子、あるいはトランジスタ、
- 15 パワーデバイス等の電子デバイスに使用される窒化物半導体素子として有用なものである。

請 求 の 範 囲

1. n型窒化物半導体層とp型窒化物半導体層との間に、量子井戸層と障壁層とを積層してなり、n型不純物を含む活性層を有する窒化物半導体素子において、

5 上記活性層の積層中少なくとも上記n型窒化物半導体層に接する側の障壁層及び／又は量子井戸層がn型不純物を含む層であることを特徴とする窒化物半導体素子。

2. 上記活性層が多重量子井戸構造であって、上記活性層の積層総数をi層とした場合、積層中の下記式を満たすn型窒化物半導体層と接する側から数えてj層までのいずれかにn型不純物が含まれている請求項1記載の窒化物半導体素子。

$$j = i / 6 + 2 \quad (\text{但し } i \geq 4, j \text{ は小数点以下を切り下げた整数})$$

3. 上記活性層の積層中上記p型窒化物半導体層に接する側の障壁層及び／又は量子井戸層がn型不純物を含まない層である請求項1記載の窒化物半導体素子。

4. 上記活性層が量子井戸層の両側を障壁層で挟んで構成される単一量子井戸構造をなし、上記n型窒化物半導体層に接する側の障壁層がn型不純物を含み、上記p型窒化物半導体層に接する側の障壁層がn型不純物を含まない請求項3記載の窒化物半導体素子。

5. 上記活性層が量子井戸層と障壁層を交互に積層してなる多重量子井戸構造をなし、上記n型窒化物半導体層に接する側の障壁層及び／又は量子井戸層がn型不純物を含み、上記p型窒化物半導体層に接する側の障壁層及び／又は量子井戸層がn型不純物を含まない請求項3記載の窒化物半導体素子。

6. 上記活性層の積層総数が9層以上15層以下であって、n型不純物が含まれるn型窒化物半導体層と接する側から数えて4層以下である請求項5記載の窒化物半導体素子。

7. 上記活性層の量子井戸層が $\text{In}_x\text{Ga}_{1-x}\text{N}$ (但し、 $0 < x < 1$)からなり、発光又は受光ピーク波長が470～530nm、好ましくは490～510nmにある請求項6記載の窒化物半導体素子。

8. 上記n型不純物はSi、Ge、Snの中の少なくとも1種である請求項1に記載の窒化物半導体素子。

9. 上記n型不純物はSiである請求項8に記載の窒化物半導体素子。

10. 上記活性層に含まれるn型不純物の濃度がn型窒化物半導体層中のn型不純物濃度以下である請求項1記載の窒化物半導体素子。

5 11. 上記活性層に含まれるn型不純物の濃度がn型窒化物半導体層に接する側から遠くになるに従って減少する請求項1記載の窒化物半導体素子。

12. 上記活性層中に含まれるn型不純物を含む層のn型不純物濃度が $5 \times 10^{16} \sim 2 \times 10^{18} / \text{cm}^3$ である請求項1記載の窒化物半導体素子。

13. 上記活性層の障壁層中に含まれるn型不純物の濃度が $5 \times 10^{16} \sim 2 \times 10^{18} / \text{cm}^3$ である請求項1記載の窒化物半導体素子。

10 14. 上記活性層の量子井戸層中に含まれるn型不純物の濃度が $5 \times 10^{16} \sim 2 \times 10^{18} / \text{cm}^3$ である請求項1記載の窒化物半導体素子。

15 15. 上記活性層の障壁層中に含まれるn型不純物の濃度が $5 \times 10^{16} \sim 2 \times 10^{18} / \text{cm}^3$ である一方、量子井戸層中に含まれるn型不純物の濃度が $5 \times 10^{16} \sim 2 \times 10^{18} / \text{cm}^3$ で、上記活性層の障壁層中に含まれるn型不純物の濃度より少ない請求項9記載の窒化物半導体素子。

16. 上記活性層の障壁層中に含まれるn型不純物の濃度が $5 \times 10^{16} \sim 2 \times 10^{18} / \text{cm}^3$ である一方、量子井戸層中に含まれるn型不純物の濃度が $5 \times 10^{16} / \text{cm}^3$ 未満で、上記活性層の障壁層中に含まれるn型不純物の濃度より少ない請求項9記載の窒化物半導体素子。

20 17. 上記活性層中の上記n型窒化物半導体層に接する側のn型不純物が含む障壁層又は量子井戸層が上記p型窒化物半導体層に接する側のn型不純物を含まない障壁層又は量子井戸層より膜厚が大きいことを特徴とする高出力用の請求項2記載の窒化物半導体素子。

25 18. 上記活性層中の上記n型窒化物半導体層に接する側のn型不純物が含む障壁層又は量子井戸層が上記p型窒化物半導体層に接する側のn型不純物を含まない障壁層又は量子井戸層より膜厚が小さいことを特徴とする低駆動電圧用の請求項2記載の窒化物半導体素子。

19. n型窒化物半導体層とp型窒化物半導体層との間に、量子井戸層と障壁層とを積層してなる活性層を有し、

上記活性層の量子井戸層が $\text{In}_x\text{Ga}_{1-x}\text{N}$ (但し、 $0 < x < 1$)からなり、その発光ピーク波長が $450 \sim 540 \text{ nm}$ にある発光素子であって、

上記活性層の積層総数が9層以上13層以下であって、n型窒化物半導体層と接する側から数えて3層以下の層にSi、Ge、Snからなる群から選ばれるn型不純物が $5 \times 10^{16} \sim 2 \times 10^{18} / \text{cm}^3$ 含まれることを特徴とする発光素子。

20. 上記活性層中の上記n型窒化物半導体層に接する側のn型不純物が含む障壁層又は量子井戸層が上記p型窒化物半導体層に接する側のn型不純物を含まない障壁層又は量子井戸層より膜厚が大きいことを特徴とする高出力用の請求項19記載の発光素子。

21. 上記活性層中の上記n型窒化物半導体層に接する側のn型不純物が含む障壁層又は量子井戸層が上記p型窒化物半導体層に接する側のn型不純物を含まない障壁層又は量子井戸層より膜厚が小さいことを特徴とする低駆動電圧用の請求項19記載の発光素子。

22. 上記n型不純物がSiである請求項19記載の半導体素子。

23. 上記活性層の量子井戸層が $\text{In}_x\text{Ga}_{1-x}\text{N}$ (但し、 $0 < x < 1$)からなり、その発光ピーク波長が $490 \sim 510 \text{ nm}$ の領域にある請求項19記載の窒化物発光素子。

24. 上記活性層の障壁層が $\text{In}_y\text{Ga}_{1-y}\text{N}$ (但し、 $0 \leq y < 1$ で、 $y < x$)からなる請求項23記載の発光素子。

25. 上記活性層が $\text{In}_x\text{Ga}_{1-x}\text{N}$ (但し、 $0 < x < 1$)/ $\text{In}_y\text{Ga}_{1-y}\text{N}$ (但し、 $0 \leq y < 1$ で、 $y < x$)の多重量子井戸層からなり、n型多層膜上に形成されている請求項19記載の発光素子。

26. 上記多層膜がn型不純物をドーピングしない $\text{In}_z\text{Ga}_{1-z}\text{N}$ (但し、 $0 < z < 1$)/ GaN 積層又は $\text{Al}_w\text{Ga}_{1-w}\text{N}$ / GaN (但し、 $0 < w < 1$)積層からなるバッファ超格子層として形成されている請求項25記載の発光素子。

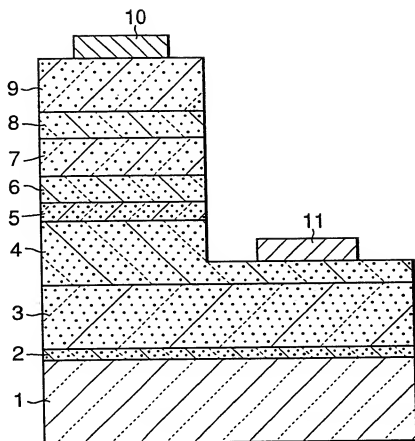
27. 上記バッファ超格子のGaN層の厚みが 70 \AA 以下で、上記活性層の障壁層の厚みが 70 \AA 以上である請求項26記載の発光素子。

28. 上記多層膜がn型不純物を含み、上記活性層の量子井戸層よりバンドギャップエネルギーが大きい $\text{In}_z\text{Ga}_{1-z}\text{N}$ (但し、 $0 < z < 1$ で、 $z < y$)層又は $\text{Al}_w\text{Ga}_{1-w}\text{N}$

wN(但し、 $0 < w < 1$)層とGaN層との積層からなるクラッド層として形成されている請求項19記載の発光素子。

29. 上記活性層及びn型クラッド層に含まれるn型不純物がSiであり、上記活性層の積層中に含まれるSi濃度が $5 \times 10^{16} \sim 2 \times 10^{18} / \text{cm}^3$ であって、n
- 5 型クラッド層の積層中に含まれるSi濃度が $5 \times 10^{17} / \text{cm}^3$ 以上で、上記活性層のSi濃度より多い請求項28記載の発光素子。

Fig. 1



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/03677

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H01L33/00, 31/072, 31/109, 29/68, H01S5/343

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H01L33/00, 31/04-31/078, 31/10-31/119,
H01L29/66-29/96, H01S5/00-5/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1965-1996 Jitsuyo Shinan Toroku Koho 1996-2000
Kokai Jitsuyo Shinan Koho 1971-2000 Toroku Jitsuyo Shinan Koho 1994-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP, 9-36423, A (Toyota Gosei Co., Ltd.), 07 February, 1997 (07.02.97) & EP, 732754, A2 & US, 5945689, A1	1, 8, 9, 12, 14 2-7, 10, 11, 13, 15-29
A	JP, 10-256601, A (Hewlett-Packard Company), 25 September, 1998 (25.09.98), & GB, 9805086, AO & DE, 19753470, A	1-29
A	JP, 10-4210, A (Toyota Gosei Co., Ltd.), 06 January, 1998 (06.01.98), Par. No. [0034] (Family: none)	1-29
A	JP, 10-12969, A (Nichia Chemical Industries Ltd.), 16 January, 1998 (16.01.98) (Family: none)	1-29
A	JP, 10-163523, A (Sumitomo Chemical Company, Limited), 19 June, 1998 (19.06.98), Par. Nos. [0019] to [0022] (Family: none)	1-29
A	JP, 5-206513, A (Sharp Corporation), 13 August, 1993 (13.08.93) (Family: none)	25-27

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not
considered to be of particular relevance"E" earlier document but published on or after the international filing
date"L" document which may throw doubts on priority claim(s) or which is
cited to establish the publication date of another citation or other
special reason (as specified)"O" document referring to an oral disclosure, use, exhibition or other
means"P" document published prior to the international filing date but later
than the priority date claimed"T" later document published after the international filing date or
priority date and not in conflict with the application but cited to
understand the principle or theory underlying the invention"X" document of particular relevance; the claimed invention cannot be
considered novel or cannot be considered to involve an inventive
step when the document is taken alone"Y" document of particular relevance; the claimed invention cannot be
considered to involve an inventive step when the document is
combined with one or more other such documents, such
combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
05 September, 2000 (05.09.00)Date of mailing of the international search report
12 September, 2000 (12.09.00)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/03677

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	Salvador et al., "Properties of a Si doped GaN/AlGaN single quantum well", Applied Physics Letters, Vol.67, No.22 (27.11.95), (USA), pp.3322-3324	1-29